

RESONATOR, RESONATING ELEMENT, RESONATOR SYSTEM, FILTER, DUPLEXER AND COMMUNICATION EQUIPMENT**Publication number:** JP2001189612**Publication date:** 2001-07-10**Inventor:** HIDAKA AOJI; OTA MITSUAKI; ABE MAKOTO**Applicant:** MURATA MANUFACTURING CO**Classification:****- international:** *H01P1/20; H01P1/213; H01P3/08; H01P7/00; H01P1/20; H01P3/08; H01P7/00; (IPC1-7): H01P7/00; H01P1/20; H01P3/08***- european:** H01P7/00D**Application number:** JP19990375194 19991228**Priority number(s):** JP19990375194 19991228**Also published as:**

US6538527 (B2)

US2001043129 (A)

GB2358966 (A)

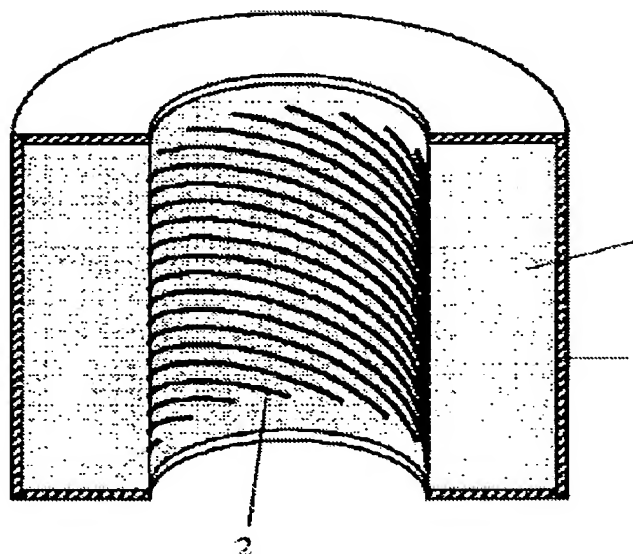
DE10065510 (A1)

CN1170340C (C)

Report a data error here

Abstract of JP2001189612

PROBLEM TO BE SOLVED: To provide a resonator, resonating element, resonator system, filter, duplexer and communication equipment, that a power loss caused by a terminal effect is extremely effectively suppressed, satisfactory loss characteristics are provided and miniaturization is attained. **SOLUTION:** A multiple helical line is formed by arraying plural helical lines 2 on the inner face of a hole of a dielectric 1, and a ground electrode 3 is formed on the outer face of the dielectric 1. Thus, the axial length of a central conductor caused by the multiple helical line is shortened, the terminal part of each of helical lines is practically eliminated and the loss caused by the terminal effect is extremely effectively suppressed.



Data supplied from the esp@cenet database - Worldwide

BEST AVAILABLE COPY

THIS PAGE BLANK (USPTO)

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号
特開2001-189612
(P2001-189612A)

(43) 公開日 平成13年7月10日 (2001.7.10)

(51) Int.Cl. ⁷	識別記号	F I	ターミナル* (参考)
H 0 1 P	7/00	H 0 1 P	7/00
	1/20		1/20
	1/213		1/213
	3/08		3/08

審査請求 未請求 請求項の数12 O L (全 12 頁)

(21) 出願番号	特願平11-375194	(71) 出願人	000006231 株式会社村田製作所 京都府長岡京市天神二丁目26番10号
(22) 出願日	平成11年12月28日 (1999. 12. 28)	(72) 発明者	日高 育路 京都府長岡京市天神二丁目26番10号 株式 会社村田製作所内
		(72) 発明者	太田 充昭 京都府長岡京市天神二丁目26番10号 株式 会社村田製作所内
		(74) 代理人	100084548 弁理士 小森 久夫

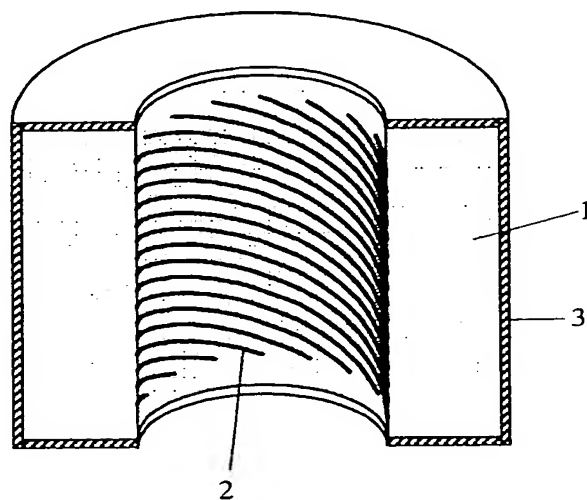
最終頁に続く

(54) 【発明の名称】 共振器、共振素子、共振器装置、フィルタ、デュプレクサおよび通信装置

(57) 【要約】

【課題】 縁端効果による電力損失を極めて効果的に抑えて、優れた損失特性を有し、且つ小型化を図った共振器、共振素子、共振器装置、フィルタ、デュプレクサおよび通信装置を得る。

【解決手段】 誘電体1の孔の内面に、ヘリカル状の線路2を複数本配列して多重ヘリカル状線路を形成し、誘電体1の外面にグランド電極3を形成する。この構造により、多重ヘリカル状線路による中心導体の軸長を短縮化するとともに、各ヘリカル状線路の縁端部を実質的に無くし、縁端効果による損失を極めて有効に抑制する。



【特許請求の範囲】

【請求項 1】 内面に、それぞれヘリカル状の複数の線路を配列した孔を誘電体内に設け、該誘電体の外面にグランド電極を形成して成る共振器。

【請求項 2】 絶縁体または誘電体から成る柱状の基材の側面にそれぞれヘリカル状の複数の線路を配列して成る共振素子。

【請求項 3】 前記ヘリカル状の複数の線路の略等位相となる部分を線路で互いに接続して成る請求項 1 に記載の共振器。

【請求項 4】 前記ヘリカル状の複数の線路の略等位相となる部分を線路で互いに接続して成る請求項 2 に記載の共振素子。

【請求項 5】 請求項 1 もしくは 3 に記載の共振器または請求項 2 もしくは 4 に記載の共振素子と導電性遮蔽材とから成る共振器装置。

【請求項 6】 前記誘電体内に、それぞれの軸を異ならせて複数の前記孔を互いに略平行に配列した請求項 1 または 3 に記載の共振器と、これらの共振器のうち所定の共振器に結合する入出力手段とを設けたフィルタ。

【請求項 7】 前記基材を、それぞれの軸を異ならせて互いに平行に共通の導電性キャビティ内に配列した請求項 2 または 4 に記載の共振素子と、これらの共振素子のうち所定の共振素子に結合する入出力手段とを設けたフィルタ。

【請求項 8】 前記孔の内面に、それぞれヘリカル状の複数の線路の集合体を同軸上に複数組配列した請求項 1 または 3 に記載の共振器と、これらの共振器のうち所定の共振器に結合する入出力手段とを設けたフィルタ。

【請求項 9】 前記基材の側面に、前記ヘリカル状の複数の線路の集合体を同軸上に複数組配列した請求項 2 または 4 に記載の共振素子と、これらの共振素子のうち所定の共振素子に結合する入出力手段とを設けたフィルタ。

【請求項 10】 請求項 5 に記載の共振器装置と入出力手段とから成るフィルタ。

【請求項 11】 請求項 6～10 のうちいずれかに記載のフィルタを用いて構成したデュプレクサ。

【請求項 12】 請求項 6～10 のうちいずれかに記載のフィルタまたは請求項 11 に記載のデュプレクサを用いて構成した通信装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】この発明は、無線通信や電磁波の送受信に利用される、たとえばマイクロ波帯やミリ波帯における共振器、共振素子、共振器装置、フィルタ、デュプレクサおよび通信装置に関するものである。

【0002】

【従来の技術】従来、マイクロ波帯やミリ波帯で用いられる共振器としては、誘電体ブロックに貫通孔を形成

し、貫通孔内に内導体を形成し、誘電体ブロックの外面に外導体を形成して成る同軸共振器が用いられている。

【0003】また、このような誘電体同軸共振器の小型化を目的としたものとして、実開平 4-29207 号および特開平 7-122914 号が知られている。

【0004】これらはいずれも上記内導体を螺旋状に形成することによって、貫通孔の軸長を短縮化したものである。

【0005】

【発明が解決しようとする課題】ところで、上記の内導体を螺旋状に形成した従来の同軸共振器においては、螺旋状に形成された 1 本のマイクロストリップ線路による半波長線路または $1/4$ 波長線路にて 1 つの共振器を構成したものであった。したがって、従来の同軸共振器においては、電気エネルギーが集中して蓄積される領域と磁気エネルギーが集中して蓄積される領域とがそれぞれ分離されて偏在する。具体的には、線路の開放端近傍に電気エネルギーが蓄積され、短絡端近傍に磁気エネルギーが蓄積される。

【0006】このような、1 本のマイクロストリップ線路により共振線路を構成した共振器においては、マイクロストリップ線路が本質的に持つ縁端効果による特性劣化を免れないという難点があった。すなわち線路の断面を見た場合に、線路の縁端部（幅方向の両端、および厚み方向の上端・下端）に電流が集中する。この電流集中による電力損失を抑えるために、仮に線路の膜厚を厚くしても、電流集中の生じる縁端部が広がる訳ではないため、縁端効果による電力損失の問題は必ず生じる。したがって上記内導体を螺旋状に形成することによって、貫通孔の軸長は例えば 15% 程度に小型化できるが、無負荷 Q は通常同軸共振器が 470 であるのに対し 55 と大きく劣化する。

【0007】この発明の目的は、上記縁端効果による電力損失を極めて効果的に抑えて、優れた損失特性を有し、且つ小型化を図った共振器、共振素子、共振器装置、フィルタ、デュプレクサおよび通信装置を提供することにある。

【0008】

【課題を解決するための手段】上記目的を達成するために、この発明に係る共振器は、内面に、それぞれヘリカル状の複数の線路を配列した孔を誘電体内に設け、該誘電体の外面にグランド電極を形成する。

【0009】この構造によって、ある 1 つのヘリカル状の線路に隣接して、他のヘリカル状の線路が配置されることになる。したがって、ミクロ的に見た物理的な端部は実際に存在し、それぞれの線路の端部に弱い縁端効果が生じるが、これらの複数の線路の集合体を 1 つの線路としてマクロ的に見た時、いわば或る線路の例えば右隣りに当該線路と合同の線路の左側の縁端部が隣接することになり、線路の幅方向の端部というものがなくなる。

(端部の存在が希薄となる。)したがって、線路の縁端部における電流集中が極めて効率的に緩和されて、全体の電力損失が抑制される。

【0010】この発明に係る共振素子は、絶縁体または誘電体からなる柱状の基材の側面にそれぞれヘリカル状の複数の線路を配列して構成する。この構造により、それぞれヘリカル状の複数の線路の配列からなる集合体がキャビティ内に設けられて共振器として作用するための共振素子となる。すなわち、構造的には同軸共振器の中心導体をヘリカル状の複数の線路の集合体から構成したものとなる。

【0011】この発明の共振器装置は、上記の共振器または共振素子と導電性遮蔽材とから構成する。この構造により、導電性遮蔽材により所定領域内に電磁界エネルギーが閉じ込められて、外部への不要輻射または外部との不要な結合の生じない共振器が得られる。

【0012】また、この発明では、上記共振器、共振素子および共振器装置におけるヘリカル状の複数の線路の略等位相となる部分を線路で互いに接続する。これにより、上記線路による接続部分で同電位となるため、各線路は所望の共振モードで安定して共振し、スプリアスが抑制される。また、ヘリカル状の複数の線路が線路により連結されて単一の線路となるため、結合用の電極との間に大きな静電容量を形成し易く、外部回路との間で強い結合を得ることができる。

【0013】この発明に係るフィルタは、上記ヘリカル状の複数の線路を配列した孔を誘電体内に複数個、それぞれの軸を異ならせて互いに略平行に配列することによって複数の共振器を構成し、所定の共振器に入出力手段を結合させて構成する。これにより複数段の共振器が結合したフィルタとして作用する。

【0014】また、この発明のフィルタは、上記絶縁体または誘電体からなる柱状の基材の側面にそれぞれヘリカル状の複数の線路を配列してなる共振素子を、上記基材の軸を異ならせて互いに略平行に共通の導電性キャビティ内に配列することによって複数の共振器を構成し、所定の共振器に入出力手段を結合させることにより構成する。この構造により複数段の共振器が結合したフィルタとして作用する。

【0015】また、この発明のフィルタは、誘電体内に孔を設け、その孔内にそれぞれヘリカル状を成す複数の線路の集合体を同軸上に複数組配列して複数の共振器を構成するとともに、所定の共振器に結合する入出力手段を設ける。この構造により複数段の共振器が結合したフィルタとして作用する。

【0016】また、この発明のフィルタは、絶縁体または誘電体から成る柱状の基材に、それぞれヘリカル状を成す複数の線路の集合体を同軸上に複数組配列して複数の共振器を構成するとともに、所定の共振器に結合する入出力手段を設ける。これにより複数段の共振器が結合

したフィルタとして作用する。

【0017】また、この発明に係るデュプレクサは、上記フィルタを用いて構成する。すなわち、上記のいずれかの構成のフィルタを、例えば送信フィルタと受信フィルタとして２組構成して、アンテナ共用器などの送受共用器として用いられるようにする。

【0018】さらに、この発明に係る通信装置は、上記フィルタまたはデュプレクサを用いて構成する。これにより、高周波送受信部の挿入損失を低減し、雑音特性、伝送速度等の通信品質を向上させる。

【0019】

【発明の実施の形態】第１の実施形態に係る共振器の構成を図１～図７を参照して説明する。図１は、共振器の上面図および断面図である。また図２はその中央破断斜視図である。

【0020】この例では、円筒形状をなす誘電体１の孔９の内面に、それぞれヘリカル状の線路２を複数本配列形成し、外面にグランド電極３を形成している。各々のヘリカル状線路２は両端開放の半波長共振線路として作用し、隣接するヘリカル状線路間が相互誘導により、および静電容量により結合し、この集合体により１つの共振線路（同軸共振器の中心導体）を構成する。したがって、この共振器は、多重ヘリカル状線路による両端開放の中心導体を備え、且つその両開放端とグランド間に所定のストレー容量を生じさせた共振器として作用する。

【0021】上記円柱形状の誘電体１の両端面にはグランド電極３を形成せずに、開放面としてもよい。但し、図１および図２に示したように、両端面にグランド電極３を形成することにより、外部への電磁界の不要輻射および外部との不要な結合を抑制することができる。しかも、多重ヘリカル状線路の開放端とグランド電極間に生じるストレー容量によって共振周波数が低下するので、所定の共振周波数を得るのに要する共振器の軸長をさらに短縮化することができる。

【0022】なお、図１および図２に示した誘電体１は磁性体材料から成る誘電体であってもよい。

【0023】図３は、それぞれヘリカル状の複数の線路を配列した電極パターン（以下、この集合体を「多重ヘリカル状線路」という。）における電磁界および電流の分布の例を示している。図３における上段は多重ヘリカル状線路の断面図であるが、線路の内周端と外周端におけるチャージが最大の瞬間における多重ヘリカル状線路の図１におけるＡ－Ａ部分の断面での電界および磁界の分布を示している。また、下段はその瞬間における同断面での各線路の電流密度および線路の間隙を誘電体の厚み方向に通る磁界の平均値をそれぞれ示している。

【0024】ここで各線路をミクロ的に見れば、図３に示すようにそれぞれの縁端部において電流密度が大きくなるが、孔の軸方向（図３における左右方向）の横断面で見た時に、１つのヘリカル状線路の左右両端に一定の

間隙において同程度の振幅と位相を持った電流の流れる導体線路が配置されるため、縁端効果が緩和される。すなわち多重ヘリカル状線路を1つの線路と見た場合に、内周端と外周端が電流分布の節、中央が腹となるほぼ正弦波状に分布し、マクロ的には縁端効果が生じない。

【0025】図4は比較例であり、図3に示した各線路の線路幅を表皮深さの数倍の幅にまで広げた場合について示している。このように線路幅を広げると、図に示すように各導体の縁端効果による電流集中が顕在化し、損失低減効果は小さくなる。

【0026】図3および図4に示したような電磁界分布は本来3次元解析を行わなければ得られないが、その計算量は非常に膨大なものとなるため、実物をモデル化したシミュレーションではなく、縮小モデルのシミュレーションの結果を次に示す。

【0027】図5および図6は上記多重ヘリカル状線路の線路間隔とQ値との関係をシミュレーションするためのモデルについて示している。図5の上段は多重ヘリカル状線路のみを示した斜視図であり、これをA-BおよびA'-B'ラインで切断し、2次元平面上に展開した図が下段の図である。ここで伝搬ベクトルkと線路の方向ベクトルuとのなす角度を α としている。

【0028】図6は図5に示した解析領域を拡大したものである。ここでLは線路幅、Sは線路間の間隙、Wは線路の配列ピッチをそれぞれ表している。この解析領域は二重周期境界条件、すなわち、x軸方向とy軸方向ともに断面形状（物理的境界条件）が同一であり、電気的境界条件は一般化して任意の位相差に指定できるようにした境界条件、を満たす最小領域としている。したがって、解析領域の範囲は伝搬ベクトルk方向（y軸方向）の距離を l_y 、同方向の位相差を $\Delta\phi_y$ で表し、これに垂直なx軸方向の距離を l_x 、同方向の位相差を $\Delta\phi_x$ で表すと、

$$l_x = W / \cos \alpha$$

$$\Delta\phi_x = 0$$

$$l_y = W / \sin \alpha$$

$$\Delta\phi_y = \Delta\phi / \sin^2 \alpha$$

となる。

【0029】上記解析領域における各パラメータを次のように定めて、Wを変化させた時のQの変化は次の表1に示すようになった。

【0030】計算条件

〈電極〉

膜厚 $t = 5 \mu\text{m}$

線幅 $L = W / 2$

間隙 $S = W / 2$

間隔W (可変)

線路長 $L_{\text{tot}} = 11.75 \text{mm}$

線間位相差 $\Delta\phi$ (可変)

伝搬角 $\alpha = 87.6^\circ$

〈誘電体〉

比誘電率 $\epsilon_r = 80$

誘電正接 $\tan \delta = 0$

厚み $h = 100 \mu\text{m}$

なお、上記線路の電極間隔Wおよび伝搬角 α はそれぞれ

次式の関係にある。

$$【0031】 W = L + S$$

$$\alpha = \tan^{-1} (\Delta\phi / \pi) (L_{\text{tot}} / W)$$

〔表1〕

10

W [μm]	$\Delta\phi$	Q
1	0.36	79.7
2	0.72	78.1
3	1.08	75.6
4	1.44	72.4
5	1.80	68.8

また、図7は上記のWとQの関係をグラフとして示したものである。

【0032】ここで、伝搬角 α を一定条件の下で線幅Lを可変とする場合、線幅の縮小は線数の増大を意味する。例えば線幅 $4 \mu\text{m}$ に対して、線幅 $2 \mu\text{m}$ は線数の比で2倍に増大することになる。

【0033】以上に示した計算結果から、線幅が細いほど、すなわち線数が多いほど、Q値が大きくなることが示された。なお、線幅が比較的太い場合には、縁端効果による劣化要因が大きくなり所定の計算精度が得られないため、この計算例では $5 \mu\text{m}$ までの計算結果を示している。

30

【0034】なお、上記の計算結果におけるQ値は、前述したように、縮小化モデルをシミュレーションしたものであるため、この実施形態による実際の共振器のQ値を示すものではないことに注意すべきである。

【0035】このように、各ヘリカル状線路の線幅を縮小化し、線数を増大させることによって、縁端効果による損失が改善されて、Qの高い共振器が得られる。なお、通常同軸共振器の場合には、中心導体が筒状の導体膜であっても柱状の導体棒であっても、共振器のQは同じであるが、この第1の実施形態に係る共振器では、誘電体に設けた孔の内空間も共振空間として寄与するため、その分、電流集中が緩和され、高いQが得やすい。

【0036】次に、第2の実施形態に係る共振素子の構成を図8および図9を参照して説明する。図8は、共振素子の正面図とそのA-A断面およびB-B断面をそれぞれ示している。また、図9は同共振素子の斜視図である。この例では、円柱形状の誘電体1の側面にそれぞれヘリカル状の複数の線路2を配列して、多重ヘリカル状線路を構成している。各々のヘリカル状線路2は両端開放の半波長共振線路として作用し、隣接するヘリカル状

50

線路間が相互誘導により、および静電容量により結合し、この集合体により 1 つの内導体（同軸共振器の中心導体）を構成する。

【0037】なお、図 8 に示した例では、ヘリカル状線路 2 を形成する基材として円柱形状の誘電体 1 を用いたが、この基材は絶縁体や磁性体であってもよい。

【0038】図 10 は第 3 の実施形態に係る共振器の構成を示す図である。この共振器は、図 8 に示した構造の共振素子を用いて、その円柱状誘電体 1 の上面および下面に円板形状の導電性遮蔽板 4' を取り付けただけのものである。この導電性遮蔽板 4' とヘリカル状線路 2 の開放端との間には所定の間隙を設けている。同図における B-B 断面ではその電磁界分布を示している。複数のヘリカル状線路 2 による電磁界は導電遮蔽板 4' によって遮蔽されて、外部への不要輻射および外部との不要な結合が抑制される。

【0039】図 11 は第 4 の実施形態に係る共振器の構成を示している。この共振器は、図 8 に示した構造の共振素子を導電性キャビティ 4 内に設けたものである。この導電性キャビティ 4 と複数のヘリカル状線路 2 による多重ヘリカル状線路の開放端との間には所定の間隙を設けている。したがって、この共振器は、多重ヘリカル状線路による両端開放の中心導体を備え、且つその両開放端とグラウンド間に所定のストレー容量を生じさせた共振器として作用する。

【0040】この例では、多重ヘリカル状線路の側面部をも遮蔽しているため、図 10 に示した例よりさらに高い遮蔽効果が得られる。

【0041】図 10 および図 11 に示した共振器は、通常の同軸共振器の場合とは異なり、柱状の誘電体 1 も共振空間として寄与するため、その分、電流集中が緩和され、高い Q を得やすい。

【0042】次に、第 5 の実施形態に係る共振器の構成を図 12 を参照して説明する。図 12 はそれぞれタイプの異なった 4 つの共振素子の斜視図である。(A) に示す例では、円柱状の誘電体 1 の側面に複数のヘリカル状線路 2 による多重ヘリカル状線路を形成するとともに、それらの一方の端部同士をリング状の線路 6 によって共通に接続している。(B) に示す例では、多重ヘリカル状線路の各線路 2 の中央を線路 6 によって共通に接続している。(C) に示す例では、多重ヘリカル状線路の各線路 2 の両端部分を線路 6 によって共通に接続している。さらに (D) に示す例では、多重ヘリカル状線路の任意の等位相部分を線路 6 によって共通に接続している。(この例では各線路 2 の中央部と両端部をそれぞれ線路 6 によって共通に接続している。)

このように、各ヘリカル状線路の等位相部分を共通に接続したことにより、各ヘリカル状線路における接続された各点の電位がそろうため高次モードが抑圧される。また、各ヘリカル状線路の開放端の周上を接続する

(A)、(C)、(D) の構成では、周上での電極断面積が大きくなるため、外部結合用の電極をこの線路 6 に近接する位置に設けるだけで外部回路との間で大きな結合容量を構成することができ、必要に応じて強い外部結合を容易にとることができる。

【0043】なお、図 12 では誘電体柱の側面に多重ヘリカル状線路を形成した共振素子に適用した例を示したが、図 1 に示したように、誘電体内に設けた孔の内面に多重ヘリカル状線路を形成した共振器にも同様に適用できる。すなわち、孔の内面に形成した多重ヘリカル状線路の各線路の等位相部分をリング状の線路によって共通に接続してもよい。

【0044】次に、第 6 の実施形態に係るフィルタの構成を図 13 を参照して説明する。図 13 はフィルタの上面図および断面図である。図に示す 1 は単一の略立方体形状の誘電体（誘電体ブロック）であり、9a、9b、9c で示す 3 つの孔を設けていて、それらの内面に、それぞれ 2a、2b、2c で示す複数のヘリカル状線路の集合体である多重ヘリカル状線路を形成している。誘電体 1 には、その外面から孔 9a、9c の一方の開口部にかけて入出力電極 5a、5c を形成している。また誘電体 1 の外面には、入出力電極 5a、5c の形成部分を避けてグラウンド電極 3 を略全面に形成している。このフィルタを電子機器の回路基板などに実装する際には、入出力電極 5a、5c を形成した面を実装面として表面実装する。

【0045】図 13 において、孔 9a、9b、9c の内面に形成した多重ヘリカル状線路、誘電体 1 およびグラウンド電極 3 によって、これらは 3 つの誘電体同軸共振器として作用する。この 3 つの共振器のうち隣接する共振器同士が電磁界結合する。また孔 9a の内面に形成した多重ヘリカル状線路の一方の開放端は入出力電極 5a のリング状をなす部分との間で容量性結合する。同様に、孔 9c の内面に形成した多重ヘリカル状線路の一方の開放端と入出力電極 5c のリング状をなす部分との間が容量性結合する。これにより、3 段の共振器による帯域通過特性を有するフィルタとして作用する。

【0046】図 14 は第 7 の実施形態に係るフィルタの断面図である。この例では、3 つの円柱形状の誘電体 1a、1b、1c のそれぞれの側面に、2a、2b、2c で示す複数のヘリカル状線路の集合体である多重ヘリカル状線路を形成して、3 つの共振素子を構成し、これを導電性キャビティ 4 の内部に配置することによって、3 段の同軸共振器を構成している。またキャビティ 4 には同軸コネクタ 10a、10c を取り付け、それらの中心導体とキャビティ 4 の内壁面との間に結合ループ 11a、11c を設けている。結合ループ 11a、11c のループ面は、この例では、柱状の誘電体 1a、1b、1c の軸方向に対し垂直な面に向けている。これにより、結合ループは柱状の誘電体 1a、1b、1c の軸方向成

分の磁界を最も強く励振する。この構成によって、3段の共振器による帯域通過特性を示すフィルタとして作用する。

【0047】次に、第8の実施形態に係るフィルタの構成を図15を参照して説明する。この例では、誘電体1の内部に長手方向に延びる孔9を設けていて、この内面に、2a、2b、2cで示す複数のヘリカル状線路の集合体である多重ヘリカル状線路を同軸上に形成している。誘電体1には、その外面から孔9の所定深さの内部にまで入出力電極5a、5cを形成している。また誘電体1の外面には入出力電極5a、5cの形成領域を避けてグランド電極3を形成している。

【0048】このようにして、3つの多重ヘリカル状線路、誘電体1およびグランド電極3によって、それぞれ半波長の同軸共振器として作用させる。隣接する共振器間は容量性結合し、またヘリカル状線路2a、2cによる共振器と入出力電極5a、5cとはそれぞれ容量性結合する。これにより3段の共振器による帯域通過特性を示すフィルタとして作用する。

【0049】なお、図15に示した構造で、多重ヘリカル状線路の開放端に、図12の(C)等にしたように、等位相部分を共通接続する線路を設ければ、隣接する共振器間を強く結合させることができ、また共振器と入出力電極5a、5bとを強く結合させることができる。

【0050】図16は第9の実施形態に係るフィルタの構成を示している。この例では、円柱形状の誘電体1の側面にヘリカル状線路2a、2b、2cによる多重ヘリカル状線路を3組形成し、誘電体1の対向する両端面に入出力電極5a、5cを形成している。この誘電体1は導電性キャビティ4の内部に、絶縁性または誘電性の支持体7によって支持している。導電性キャビティ4には同軸コネクタ10a、10cを取り付けていて、その中心導体を入出力電極5a、5cにそれぞれ接続している。

【0051】上記3つの多重ヘリカル状線路と導電性キャビティ4とによって、これらはそれぞれ同軸共振器として作用し、隣接する共振器間は容量性結合する。また両端部の共振器と入出力電極5a、5cとはそれぞれ容量性結合する。これにより3段の共振器による帯域通過特性を示すフィルタとして作用する。

【0052】次に、多重ヘリカル状線路の線路部分の他のいくつかの構成例を図17～図20に示す線路部分の断面図を基に説明する。

【0053】図17に示す例では、線路の幅を導体の表皮深さ程度またはそれより細くしている。そのため、導体の左右の間隙（スペース）を通り抜ける磁束を保持するために流れる電流が左右で干渉する距離となり、共振位相からずれた位相を持つ無効電流を低減することができる。その結果、電力損失が飛躍的に低減できる。

【0054】図18に示す例では、誘電体の表面に薄膜導体層、薄膜誘電体層、薄膜導体層、薄膜誘電体層の順に積層し、さらに最上層に導体層を設けて3層構造の薄膜多層電極として線路を構成している。このように膜厚方向に薄膜多層化することにより、基板の界面からの表皮効果を緩和することができ、さらなる導体損失の低減が図れる。

【0055】図19は上記薄膜多層電極の間隙部分に誘電体材料を充填したものである。この構造によれば、隣接する線路間の短絡および層間の短絡を容易に防止することができ、信頼性の向上および特性安定化が図れる。

【0056】図20に示す例では線路の電極材料として超伝導体を用いている。例えばイットリウム系やビスマス系の高温超伝導体材料を用いる。一般に超伝導材料を電極として用いる場合に、その耐電力特性が低下しないように電流密度の上限を定める必要があるが、このように、線路を多重ヘリカル状線路とすることによって、実質的に縁端部のない線路となるため大きな電流集中がなく、超伝導体の臨界電流密度以下のレベルで容易に動作させることができる。その結果、超伝導体の低損失特性が有効に利用できる。

【0057】次に、デュプレクサの構成例を図21を参照して説明する。以上に示した各種フィルタを用いて、アンテナ共用器としてのデュプレクサを構成するには、受信周波数帯域を通過させ、送信周波数帯域を阻止する受信フィルタと、送信周波数帯域を通過させ、受信周波数帯域を阻止する送信フィルタとを組み合わせればよい。図21はその構成を示すブロック図である。

【0058】上記2つのフィルタは以上に示したいずれかのタイプのフィルタを個別に設けてもよいが、一体化してもよい。すなわち図13または図15に示した構造であれば、ブロック状の誘電体1に、受信フィルタ用の複数段の多重ヘリカル状線路と送信フィルタ用の複数段の多重ヘリカル状線路とをそれぞれ配置し、送信信号入力端子、受信信号出力端子、およびアンテナ端子としての入出力電極をそれぞれ形成すればよい。

【0059】また、図14に示した構造であれば、単一の導電性キャビティ内に、受信フィルタ用の複数段の多重ヘリカル状線路と送信フィルタ用の複数段の多重ヘリカル状線路とをそれぞれ配置し、送信信号入力用、受信信号出力用、およびアンテナ用の同軸コネクタをそれぞれ設ければよい。

【0060】この構造により送信信号の受信回路への回り込みおよび受信信号の送信回路への回り込みを防止するとともに、送信回路からの送信信号の送信周波数帯域のみを通過させてアンテナへ導き、アンテナからの受信信号の受信周波数帯域のみを通過させて受信機へ与える。

【0061】図22は通信装置の構成を示すブロック図である。ここでデュプレクサとしては上述のアンテナ共

用器としてのデュプレクサを用いる。通信装置の回路基板上には送信回路と受信回路を構成し、送信フィルタの入力端子に送信回路が接続され、受信フィルタの出力端子に受信回路が接続され、且つANT端子にアンテナが接続されるように、上記回路基板上にデュプレクサを実装する。

【0062】

【発明の効果】請求項1、2に記載の発明によれば、ヘリカル状に線路を形成することにより、共振器が小型化され、しかも線路の縁端部における電流集中が極めて効率的に緩和されて、全体の電力損失が抑制される。

【0063】請求項3、4、5に記載の発明によれば、複数のヘリカル状線路の各線路は所望の共振モードで安定して共振し、スプリアモードが抑制される。また、ヘリカル状の複数の線路が線路により連結されて単一の線路となるため、結合用の電極との間に大きな静電容量を形成し易く、外部回路との間で強い結合を得ることができる。

【0064】請求項6に記載の発明によれば、各孔が深くないので、孔内へ複数の多重ヘリカル状線路を容易に形成することができる。また、誘電体内における共振器の配置の自由度が高いので、所定の共振器と入出力部との結合も容易にとることができ、低挿入損失で小型のフィルタが得られる。

【0065】請求項7に記載の発明によれば、導電性キャビティ内における複数の多重ヘリカル状線路の配置の自由度が高いので、複数の共振器による低挿入損失で小型のフィルタが容易に得られる。

【0066】請求項8に記載の発明によれば、共振器間を電界によって結合させることができるため、ジュール損による損失が抑えられる。

【0067】請求項9に記載の発明によれば、部品点数が削減され、また基材内にエネルギーが集中するため、全体に小型化できる。

【0068】請求項10に記載の発明によれば、導電性遮蔽材により所定領域内に電磁界エネルギーが閉じ込められて、外部への不要輻射または外部との不要な結合が生じることがなく、入出力手段を介して外部との入出力を行えるようになる。

【0069】請求項11に記載の発明によれば、低挿入損失で小型のデュプレクサが得られる。

【0070】請求項12に記載の発明によれば、高周波送受信部の挿入損失が低減されて、雑音特性および伝送速度等の通信品質が向上する。

【図面の簡単な説明】

【図1】第1の実施形態に係る共振器の構成を示す図

【図2】同共振器の中央破断斜視図

【図3】同共振器の電磁界分布の例を示す図

【図4】他の共振器の電磁界分布の例を示す図

【図5】多重ヘリカル状線路の解析モデルを示す図

【図6】多重ヘリカル状線路の解析モデルを示す図

【図7】複数のヘリカル状線路の配列ピッチWと共振器のQとの関係を示す図

【図8】第2の実施形態に係る共振器の構成を示す図

【図9】同共振素子の斜視図

【図10】第3の実施形態に係る共振器の構成を示す図

【図11】第4の実施形態に係る共振器の構成を示す図

【図12】第5の実施形態に係る共振素子の構成を示す斜視図

【図13】第6の実施形態に係るフィルタの構成を示す図

【図14】第7の実施形態に係るフィルタの構成を示す図

【図15】第8の実施形態に係るフィルタの構成を示す図

【図16】第9の実施形態に係るフィルタの構成を示す図

【図17】第10の実施形態に係る共振器の線路部分の拡大断面図

【図18】第11の実施形態に係る共振器の線路部分の拡大断面図

【図19】第12の実施形態に係る共振器の線路部分の拡大断面図

【図20】第13の実施形態に係る共振器の線路部分の拡大断面図

【図21】デュプレクサの構成を示す図

【図22】通信装置の構成を示すブロック図

【符号の説明】

1－誘電体

2－ヘリカル状線路

3－グランド電極

4－導電性キャビティ

4'－導電性遮蔽板

5－入出力電極

6－線路

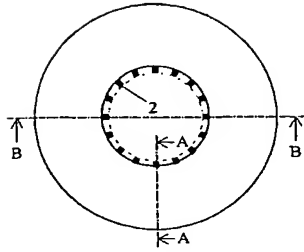
7－支持体

9－孔

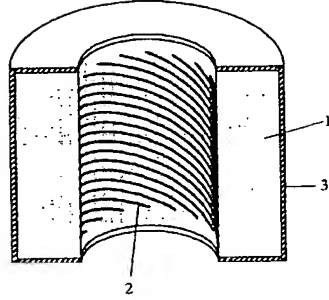
10－同軸コネクタ

11－結合ループ

【図1】

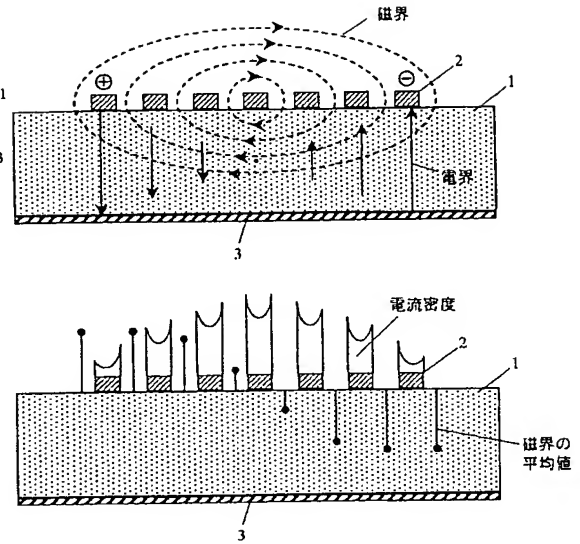


【図2】

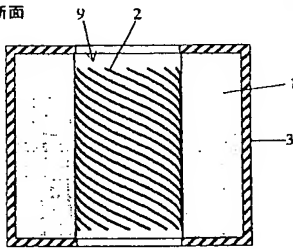


【図3】

AA断面

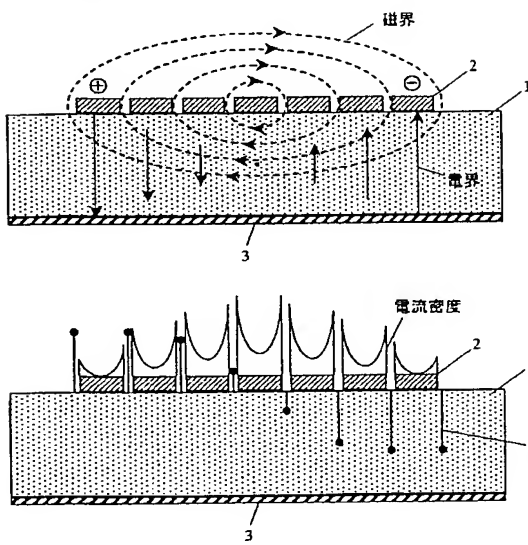


B-B断面

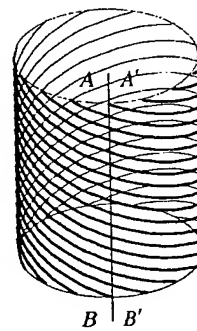


【図4】

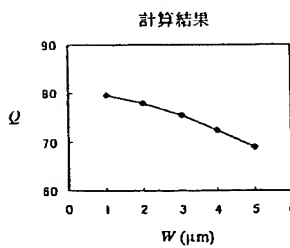
AA断面



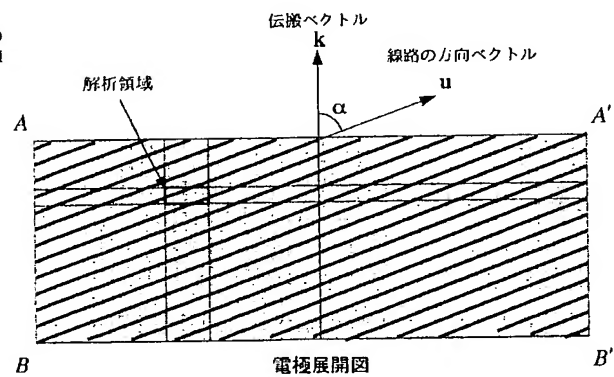
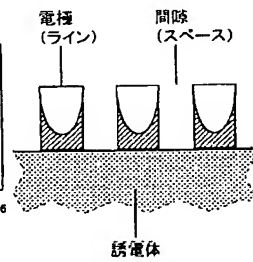
【図5】



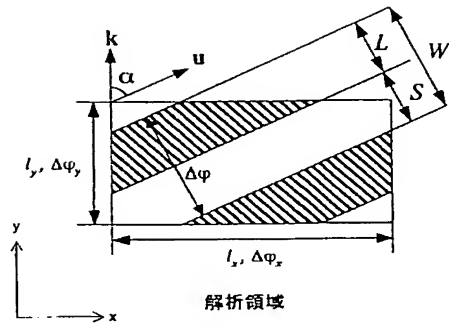
【図7】



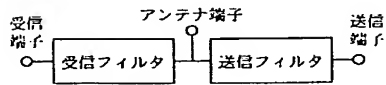
【図17】



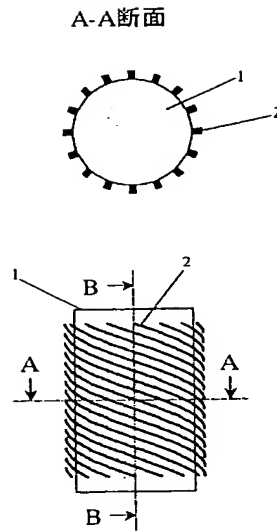
【図6】



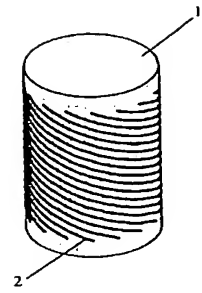
【図21】



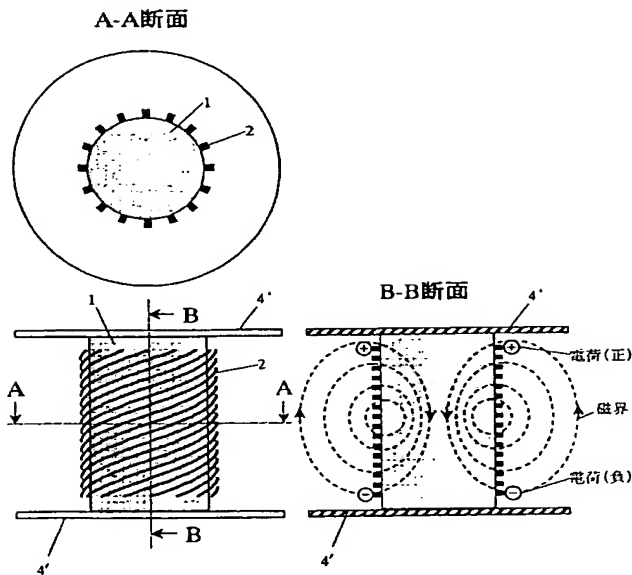
【図8】



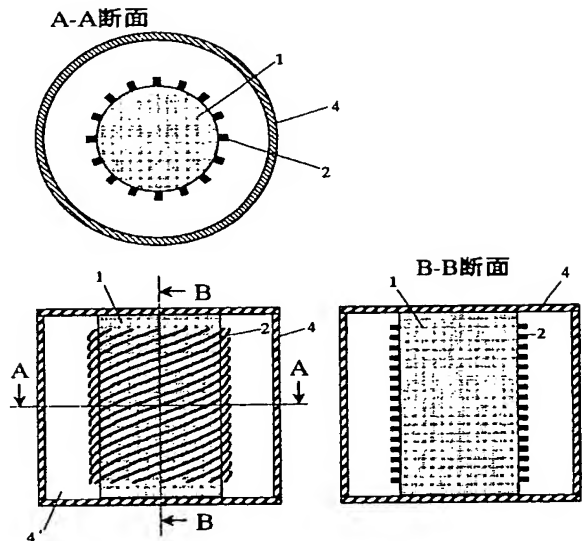
【図9】



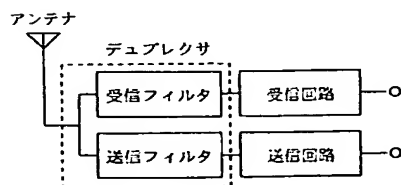
【図10】



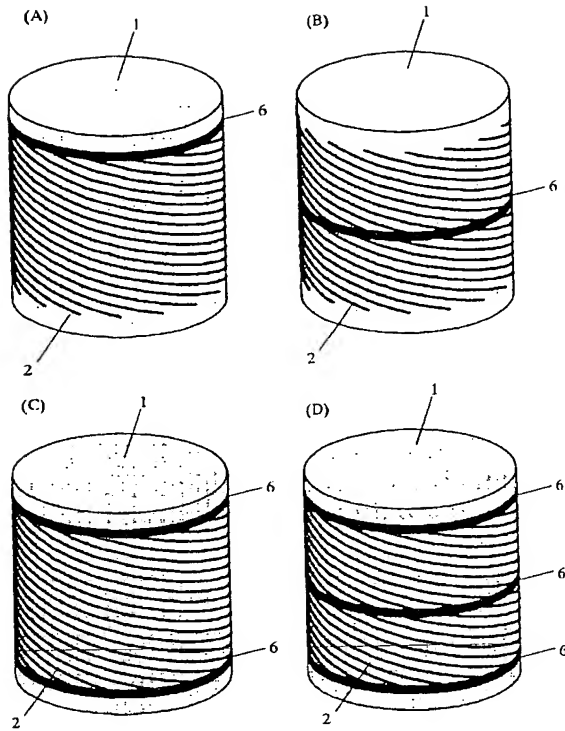
【図11】



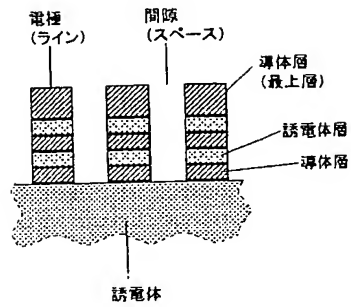
【図22】



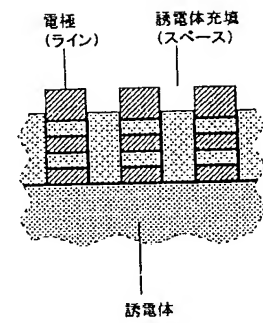
【図12】



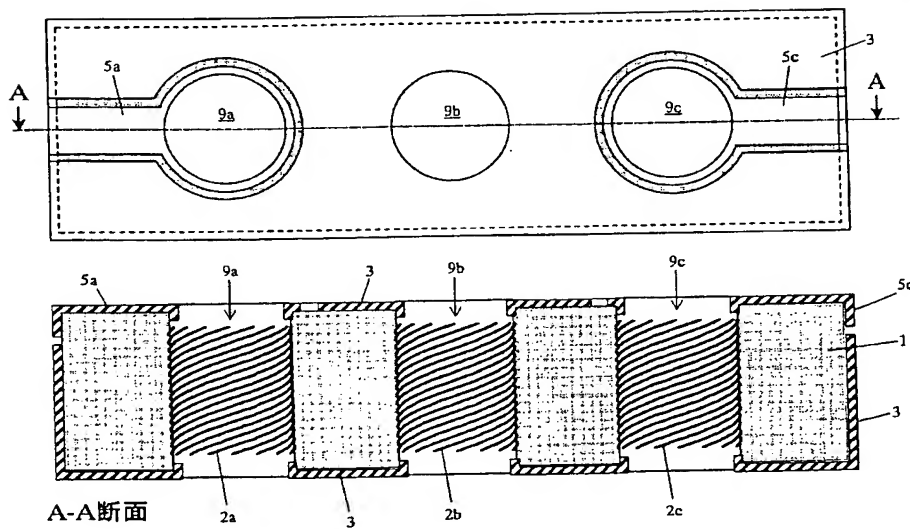
【図18】



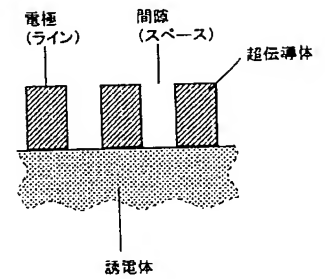
【図19】



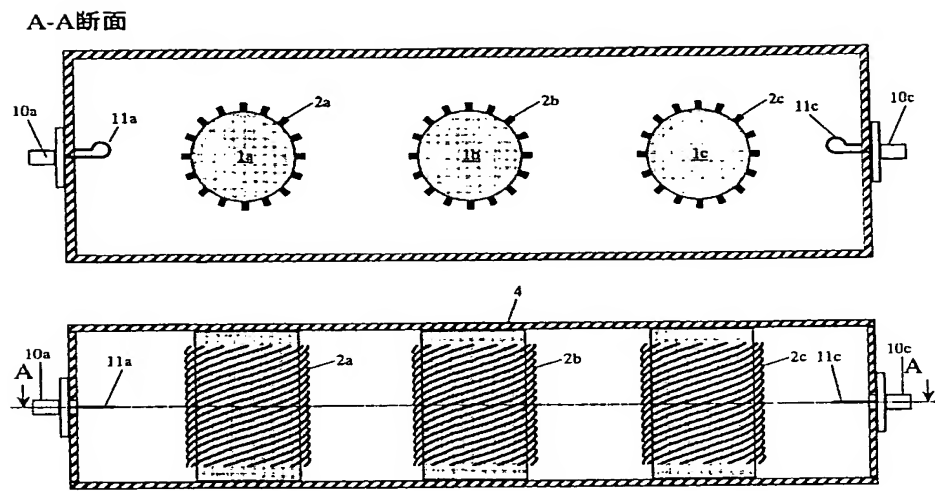
【図13】



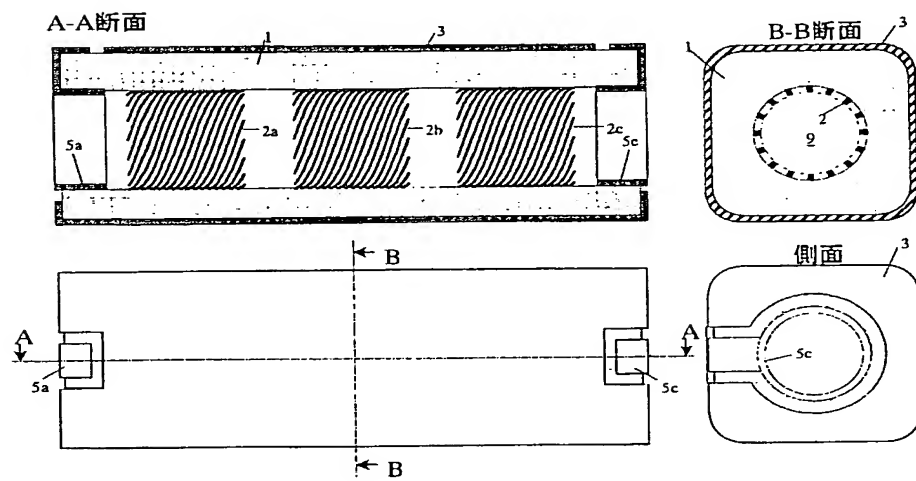
【図20】



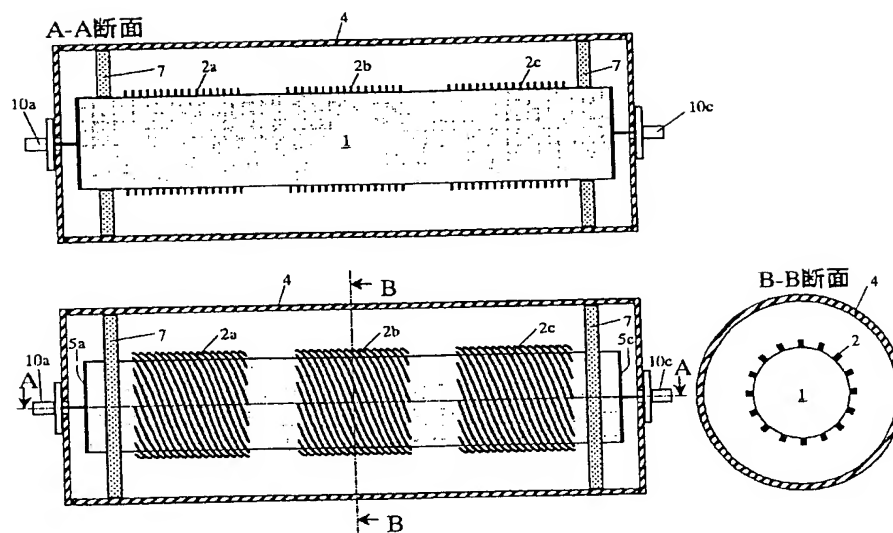
【図14】



【図15】



【図16】



フロントページの続き

(72) 発明者 阿部 眞
京都府長岡京市天神二丁目26番10号 株式
会社村田製作所内

Fターム(参考) 5J006 HD01 JA01 KA01 LA02 NA02
NA04 NB07 NC03
5J014 CA00 CA42